

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-121646

(43)Date of publication of application : 30.04.1999

(51)Int.Cl. H01L 23/12
H01L 21/60
H01L 23/50

(21)Application number : 09-280792

(71)Applicant : HITACHI CABLE LTD

(22)Date of filing : 14.10.1997

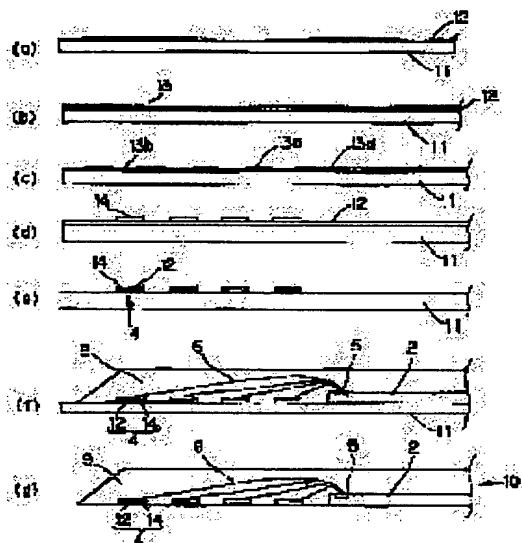
(72)Inventor : ONDA MAMORU
MURAKAMI HAJIME

(54) SEMICONDUCTOR PACKAGE AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a low-cost, small and light semiconductor package and manufacture thereof.

SOLUTION: This manufacturing method comprises forming a strippable metal layer 12 on a board 11 which is to be a provisional support, provisionally fixing a semiconductor chip 2 to the same surface, connecting wiring pads 5 of the chip to terminals 4 of the metal layer 12 with bonding wires 6, sealing it with a seal resin 9, and stripping the board 11 from the resin 9 so as to expose the metal layer 4 at the terminals and chip 2 on one surface of the resin 9.



LEGAL STATUS

[Date of request for examination] 09.05.2001

[Date of sending the examiner's decision of rejection] 09.09.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-121646

(43) 公開日 平成11年(1999) 4月30日

(51) Int.Cl.⁶

H 0 1 L 23/12

21/60

23/50

識別記号

3 0 1

F I

H 0 1 L 23/12

21/60

23/50

L

3 0 1 A

R

審査請求 未請求 請求項の数 8 O L (全 6 頁)

(21) 出願番号

特願平9-280792

(22) 出願日

平成9年(1997)10月14日

(71) 出願人 000005120

日立電線株式会社

東京都千代田区丸の内二丁目1番2号

(72) 発明者 御田 護

茨城県日立市助川町3丁目1番1号 日立

電線株式会社電線工場内

(72) 発明者 村上 元

茨城県日立市助川町3丁目1番1号 日立

電線株式会社電線工場内

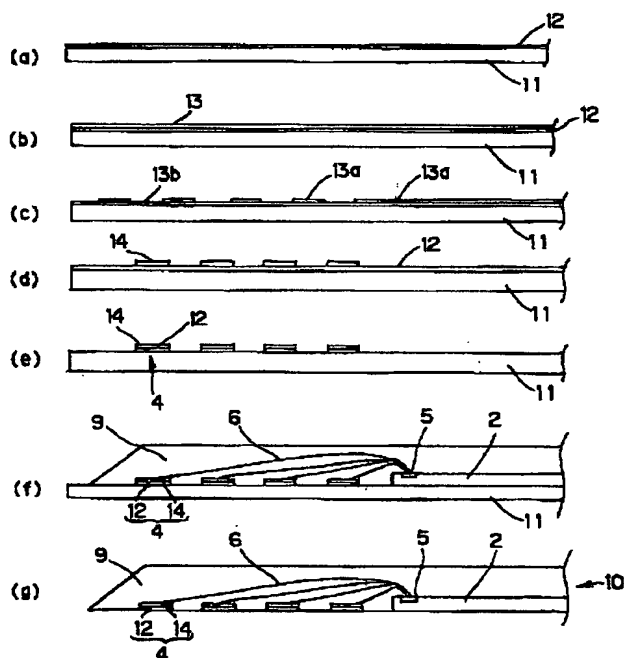
(74) 代理人 弁理士 平田 忠雄

(54) 【発明の名称】 半導体パッケージおよびその製造方法

(57) 【要約】

【課題】 コストが安く、小型軽量化した半導体パッケージ、およびそのような半導体パッケージの製造方法を提供する。

【解決手段】 仮の支持体となる基板11の上に、剥離し得る金属層12を形成し、同じ面上に半導体チップ2を仮に固定し、半導体チップ2の配線電極パッド5と金属層12の端子部4をボンディングワイヤ6で接続し、半導体チップ2の片面をボンディングワイヤ6とともに封止レジン9に封入した後、基板11を封止レジン9から剥離して、端子部の金属層4及び半導体チップ2を封止レジン9の一面に露出させる。



【特許請求の範囲】

【請求項1】 一面に配線電極パッドを有する半導体チップ、外部回路への接続用の端子として用いられる金属層、前記配線電極パッドと前記金属層を接続するボンディングワイア、及び前記半導体チップと前記ボンディングワイアを封止する封止レジンから成る半導体パッケージにおいて、

前記金属層は、前記外部回路への接続のために少なくとも一部が前記封止レジンの一面に露出して設けられていることを特徴とする、半導体パッケージ。

【請求項2】 前記半導体チップは、前記配線電極パッドを有する第一の面とは反対側の第二の面が、前記封止レジンの前記一面に露出して設けられている、請求項1の半導体パッケージ。

【請求項3】 前記金属層は、前記少なくとも一部が前記外部回路への接続のためにのはんだボールと接続されている、請求項1の半導体パッケージ。

【請求項4】 一面に配線電極パッドを有する半導体チップ、外部回路への接続用の端子として用いられる金属層、前記半導体チップの配線電極パッドと前記金属層を接続するボンディングワイア、及び前記半導体チップと前記ボンディングワイアを封止する封止レジンから成る半導体パッケージの製造方法において、

仮の支持体となる基板の第一の面上に、この基板から剥離し得る金属層を形成し、前記基板の前記第一の面上に前記半導体チップを、その前記配線電極パッドを有する第一の面とは反対側の第二の面で仮に固定し、前記半導体チップの前記配線電極パッドと前記金属層を前記ボンディングワイアで接続し、前記半導体チップの前記第一の面及び前記ボンディングワイアを前記封止レジんに封入し、前記基板を前記金属層、前記半導体チップ、及び前記封止レジンから剥離して、前記金属層の少なくとも一部を前記外部回路への接続のために露出させることを特徴とする、半導体パッケージの製造方法。

【請求項5】 前記基板は、ガラスエポキシ樹脂基板、ポリイミド樹脂基板、及びフェノール樹脂基板から選ばれた有機材料、又はステンレス鋼、アルミニウム、クロムめっきされた金属、ガラス、及び石英から選ばれた無機材料から成る、請求項4の半導体パッケージの製造方法。

【請求項6】 前記金属層は、銅、銅合金、ニッケル、又はクロムから成り、電気めっき、無電解めっき、蒸着、又はスパッタリングによって形成される、請求項4の半導体パッケージの製造方法。

【請求項7】 前記金属層は、前記基板の前記第一の面上に、予めラミネーションにより形成された圧延銅箔もしくは銅合金箔、又は電解銅箔もしくは銅合金箔である、請求項4の半導体パッケージの製造方法。

【請求項8】 前記金属層は、前記基板の前記第一の面上に、めっきマスクを介してめっきにより又は蒸着マ

スクを介して蒸着により形成される、請求項4又は6の半導体パッケージの製造方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】 本発明は半導体パッケージおよびその製造方法に関し、特に、コストを安く、小型軽量化した、ランドグリッドアレイ半導体パッケージおよびその製造方法に関する。

【0002】

10 【従来の技術】 従来の半導体パッケージは、特別の場合を除いて、絶縁物から成る配線基板の上に半導体チップを接着固定し、配線基板の上に設けられた配線と半導体チップの配線電極パッドとをボンディングワイアで接続し、配線基板を貫通するフィルムビア孔に、端子とするためののはんだボールを形成し、配線基板上に、半導体チップを金属部と共にレジンで封止する構造のものであった。このような構造の半導体パッケージは、例えば、特開平6-236940号に記載されている。

20 【0003】 図6は、従来の半導体パッケージの典型的な構造を示す。配線基板61の上に半導体チップ62が接着剤63で固定（搭載）され、配線基板61の上に設けられた配線64と半導体チップ62上のアルミ配線電極パッド65がボンディングワイア66で接続されている。配線基板61を貫通して設けたフィルムビア孔67に、のはんだボール68を形成して端子とし、配線基板61の上に搭載された半導体チップ62は、ボンディングワイア66及び配線64と共に封止レジン69で封止されている。

30 【0004】 従来の半導体パッケージの他の例として、金属の基板を用いたものが特開平3-94459号に記載されている。図7は特開平3-94459号に記載された半導体パッケージと、その製造過程を示す。図7(a)は、半導体パッケージの構造を示す。金属基板71の上に半導体チップ72が接着剤で固定（搭載）され、金属基板71のエッチングされずに残った一部で構成される金属端子部74と半導体チップ72上のアルミ配線電極パッド75とがボンディングワイア76で接続されている。半導体チップ72はボンディングワイア76と共に封止レジン79で金属基板71の片面に封止されている。

40 【0005】 図7(b)は、半導体パッケージの製造過程での断面を示す。金属基板71の、半導体チップ72等が封止されている面と反対側の面に、レジストパターン77が設けられている。このレジストパターン77が存在する状態で金属基板71にエッチングを施すと、レジストパターン77が存在しない部分の金属基板71はエッチされる。エッチングの後レジストパターン77を除去すると、半導体チップ72が搭載された部分と、金属端子部74になる部分のみ、金属基板71が残り、図7(a)に示す構造となる。

50 【0006】 しかし、従来の半導体パッケージのこの構

造には、主として次の二つの欠点があった。

- (1) 配線基板の価格が高いために、パッケージ全体のコストが高いこと。
- (2) 配線基板の厚さのために、パッケージ全体の高さが増し、重量も増す。
- (3) 配線基板をエッチングするため、生産性が低い。

【0007】

【発明が解決しようとする課題】本発明の目的は、配線基板の価格を低下して全体のコストを低下させるとともに、パッケージ全体の高さや重量を小さくして、小型軽量化し、かつ生産性を高めた半導体パッケージを提供することにある。

【0008】本発明の他の目的は、コストが安く、小型軽量化した半導体パッケージの製造方法を提供することにある。

【0009】

【課題を解決するための手段】本発明は、上記目的を達成するために、一面に配線電極パッドを有する半導体チップ、外部回路への接続用の端子として用いられる金属層、配線電極パッドと金属層を接続するボンディングワイヤ、および半導体チップとボンディングワイヤを封止する板状の封止レジンから成る半導体パッケージにおいて、金属層は、外部回路への接続のために少なくとも一部が封止レジンの一面に露出して設けられていることを特徴とする、半導体パッケージを提供する。

【0010】また本発明は、上記目的を達成するため、一面に配線電極パッドを有する半導体チップ、外部回路への接続用の端子として用いられる金属層、半導体チップの配線電極パッドと金属層を接続するボンディングワイヤ、及び半導体チップとボンディングワイヤを封止する板状の封止レジンから成る半導体パッケージの製造方法において、仮の支持体となる基板の第一の面上に、この基板から剥離し得る金属層を形成し、この基板の第一の面上に半導体チップを、配線電極パッドを有する第一の面と反対側の第二の面で仮に固定し、半導体チップの配線電極パッドと金属層をボンディングワイヤで接続し、半導体チップの第一の面及びボンディングワイヤを封止レジンに封入し、基板を金属層、半導体チップ、及び封止レジンから剥離して、金属層の少なくとも一部を外部回路への接続のために露出させることを特徴とする、半導体パッケージの製造方法を提供する。

【0011】金属層は半導体パッケージの端子となるもので、銅、銅合金、ニッケル、クロム等から成り、電気めっき、無電解めっき、蒸着、スパッタリング等により形成してもよい。これら金属層は、基板の第一の面上に、所要のパターンのめっきマスクを介してめっきにより、あるいは蒸着マスクを介して蒸着により、形成することができる。金属層として、基板の第一の面上に予めラミネーションにより形成された圧延銅箔もしくは銅合金箔、電解銅箔もしくは銅合金箔等を用いてもよい。所

要のパターンのめっきマスクを介して、金、銀、ロジウム等でこれらの金属層の表面にめっきした後、銅箔等のエッチングを行なってもよい。

【0012】半導体チップの配線電極パッドの代表的な材料は、アルミニウムである。ボンディングワイヤの代表的な材料は金である。封止レジンの代表的な材料はエポキシ樹脂、ポリイミド樹脂等であり、封止は、液状エポキシ樹脂やポリイミド樹脂のポッティング封止、これら固形樹脂のモールド金型によるトランスファーモールドリング等により行なうことができる。

【0013】本発明の半導体パッケージの製造方法において、仮の支持体として用いる基板の材料は、ガラスエポキシ樹脂基板、ポリイミド樹脂基板、フェノール樹脂基板等の有機材料、ステンレス鋼、アルミニウム、クロムめっきされた金属、ガラス、石英等の無機材料から選ぶことができる。基板を封止レジンから剥離するには、僅かに曲げ変形を与えればよい。超音波振動を用いて剥離することもできる。

【0014】

【発明の実施の形態】以下に、本発明の半導体パッケージの実施の形態を詳細に説明する。図1は本発明の半導体パッケージの典型的な断面構造を示す。半導体チップ2は、その一面にアルミ配線電極パッド5を有し、反対側の面が露出するように封止レジン9に封入されている。半導体チップ2の反対側の面は封止レジン9の表面に露出している。封止レジン9の半導体チップ2が露出している面にはランド4、すなわち所定のパターンを有する金属層が設けられ、ランド4と半導体チップ2上のアルミ配線電極パッド5とはボンディングワイヤ6で接続されている。このボンディングワイヤ6は封止レジン9中に封止されている。

【0015】図2は本発明の半導体パッケージの平面構造の一例を示す。半導体チップ2が封止レジン9の中央部に搭載され、その周りに、露出したランド4が4列に配置されている。

【0016】以下に、本発明の半導体パッケージの製造方法の実施の形態を詳細に説明する。図3は、本発明の半導体パッケージの製造方法の一例を示す一連の断面図で、その過程を(a)から(g)まで順に示した。仮支持体となる基板11は、厚さ0.3mmのガラスエポキシ板である。基板11の上に厚さ50μmの圧延銅箔12をラミネートする(a)。その全面に感光性レジストインク13を塗布し(b)、露光現像して、めっきマスク13aを形成(c)した後、その開口部13bに電気めっき法により厚さ2μmのニッケルめっき(図3では省略)、厚さ0.8μmの金めっき14を施す(d)。めっきされていない部分の銅箔12を、塩化第二鉄を用いたケミカルエッチングにより除去して、円形のパターンを有する金属層4を残す(e)。この金属層4が図1のランド4に相当する。アルミ配線電極パッド5を片面に有する半導体チッ

プ2を、基板11の上に銀ペーストで接着する。ランド4とアルミ配線電極パッド5をボンディングワイヤ6で接続した後、封止レジジン9で封止する(f)。封止レジジン9は、液状のエポキシ封止剤を硬化させたものである。最後に、基板11に曲げ変形を与えて、半導体パッケージ10を基板11から剥離する(g)。

【0017】図4は基板の機械的剥離方法を示す。半導体チップ2等が搭載された基板11を、ローラー21の上を滑らせながら下方に押し曲げると、半導体チップ2等が封止された半導体パッケージ10は基板11から剥離し、トレイ22中に落下する。

【0018】図3の方法の他の実施形態では、基板としてガラスエポキシの代わりにポリイミドフィルムを、銅箔として蒸着銅膜を用いる。ポリイミドは、ガラス転移点(22℃)がガラスエポキシ(150℃)より低く、高温での弾性係数が大きいので、ワイヤボンディングが容易である。また、蒸着銅は純度が99.99重量%以上あり、ケミカルエッチングによるパターン形成が容易である。

【0019】図3の方法の変形として、基板にガラス板を用い、圧延銅箔の選択的エッチングの代わりに銅を蒸着マスクを介して部分蒸着して、端子部を形成し、一部を金めっきする。

【0020】図5は本発明の半導体パッケージの製造方法の他の例を示す一連の断面図で、その過程を(a)から(g)まで順に示す。仮支持体となる基板31はステンレス鋼板で(a)、レジスト32を塗布し(b)、次にめっきマスク32aを形成する(c)。めっきマスク32aを介して厚さ10μmの銅めっき33、厚さ2μmのニッケルめっき(図5では省略)、厚さ0.8μmの金めっき34を順次施す(d)。めっきの際には、基板31を一方の電極として用いる。めっきマスク32aを剥離、除去すると、めっき部分はランド4、すなわち導電端子となる(e)。その後の工程は図3と同じである。すなわち、アルミ配線電極パッド5を有する半導体チップ2を、基板11の上に接着する。ランド4とアルミ配線電極パッド5とをボンディングワイヤ6で接続した後、封止レジジン9で封止する(f)。最後に、基板11に曲げ変形を与えて、基板11以外の部分、すなわち半導体パッケージ10を基板11から剥離する(g)。ケミカルエッチングを用いる図3の方法と比べて、工程が簡単で、コストがさらに安い。

【0021】この方法では、基板31として銅等と密着の悪い材料を用いる必要がある。ステンレス鋼は銅、ニッケル、アルミニウムと密着の悪い性質をもち、実際に電解銅箔の製造に利用されている。すなわち、ステンレス鋼の円筒ドラムに銅を電気めっきし、ドラムから剥離する方法で、銅箔を製造する。

【0022】本発明の別の実施形態では、図5の方法でランド4として銅めっきの代わりにニッケルめっきを用

いる。また別の実施形態では、銅箔の代わりに2重量%のジルコニウムを含む銅-ジルコニウム合金を用いる。

【0023】図5の方法の他の実施形態では、基板としてステンレス鋼の代わりにアルミニウムを用いる。この場合、電気銅めっきにはアルカリ性でなく、酸性の硫酸銅めっき液を用いる。

【0024】

【実施例】以下に実施例を示し、本発明をさらに具体的に説明する。

【実施例1】図3に示した半導体パッケージの製造方法において、基板11として厚さ0.3mm、縦500mm、横450mmのガラスエポキシ板を用いた。基板11の上に厚さ50μmの圧延銅箔12(純度99.9%)をラミネートし、その全面に感光性レジストインク13を塗布し、常法により露光現像して、めっきマスク13aを形成した。その開口部13bに電気めっき法により厚さ2μmのニッケルめっき(図3では省略)、厚さ0.8μmの金めっき14を施した。めっきされていない部分の銅箔12を、塩化第二鉄を用いたケミカルエッチングにより除去して、直径0.2mmの円形のパターンを有するランド4を形成した。基板11上の10mm角の区画毎に、144個のランド4を、その4辺に沿って36個ずつ、後に搭載する半導体チップ2の周りに4列に配置した。10mm角の区画は、500mm×450mmの基板11上に合計41×37=1517個配列された。

【0025】10mm角の区画の中央部に、片面にアルミ配線電極パッド5を有する5.5mm角の半導体チップ2を基板11の銀ペーストで接着した。144個のランド4とアルミ配線電極パッド5を、直径25μmの金のボンディングワイヤ6で接続した後、これらを封止レジジン9で封止した。最後に、図4に示した方法で基板11に曲げ変形を与えて、半導体パッケージ10を基板11から剥離した。500mm×450mmの一枚の基板11を用いて、一度に1517個のランドグリッドアレー半導体パッケージが得られた。

【0026】1枚の基板から約1500個のランドグリッドアレー半導体パッケージを得ることができ、基板は何回でも反復使用できるので、1個当たりの材料費は実質ゼロに等しい。144ピンの製品の場合に導電配線形成までの基板単価は約7円であった。従来の製法及び構造の場合にはこれが約70円であり、本発明により基板単価が約1/10になった。

【0027】【実施例2】実施例1の通りにランドグリッドアレー半導体パッケージを作り、ランド4の上に高さ200μmのはんだボールを、以下の方法で形成させた。錫63部、鉛37部の組成の共晶はんだペーストを、厚さ250μmのメタルマスクを用いてランドに印刷し、温度250℃で10秒間加熱する。

【0028】

【発明の効果】本発明の半導体パッケージによると、仮

の支持体として剥離可能な基板を用いるだけで、パッケージ自体に配線基板を有しないため、基板を用いない分、コストが安く、またパッケージ全体の高さと重量を小さくし、小型軽量化した半導体パッケージが得られる。

【0029】本発明の半導体パッケージの製造方法によると、剥離可能な基板を仮の支持体として用いるだけで、基板を繰り返し用いることができるため、パッケージ一個ごとに基板を用いない分、コストが安く、基板を省いた分、小型軽量化された半導体パッケージを製造することができる。

【0030】従来の半導体パッケージの製造方法では、ガラスエポキシ等の、弾性係数の低い有機材料の基板を用いるため、半導体パッケージの製造工程で超音波によるワイアボンディングを行なう際、超音波エネルギーの吸収が大きく、圧着不良やピール強度の低下が生ずるだけでなく、ボンディング作業の能率が著しく低かった。本発明の半導体パッケージ又はその製造方法によると、弾性係数の大きい金属又はガラスの基板を仮の支持体として用いることができるため、超音波エネルギーの吸収の減少により、ボンディング作業の能率を向上し、圧着不良やピール強度の低下を防ぐことができる。

【図面の簡単な説明】

【図1】 本発明の半導体パッケージの断面図

【図2】 本発明の半導体パッケージの平面図

【図3】 本発明の半導体パッケージの製造方法の断面による説明図

【図4】 基板の剥離方法の説明図

【図5】 本発明の半導体パッケージの製造方法の断面による説明図

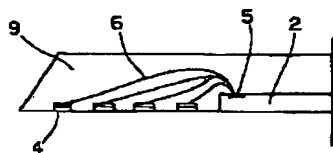
【図6】 従来の半導体パッケージの断面図

【図7】 従来の半導体パッケージ及びその製造方法の断面説明図

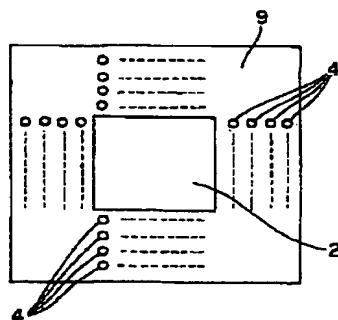
【符号の説明】

- 2 半導体チップ
- 4 ランド、金属層
- 5 アルミ配線電極パッド
- 6 ボンディングワイア
- 9 封止レジン
- 10 半導体パッケージ
- 11 基板
- 12 圧延銅箔
- 13 感光性レジストインク
- 13 a めっきマスク
- 13 b 開口部
- 14 金めっき
- 21 ローラー
- 22 トレイ
- 31 基板
- 32 レジスト
- 32 a めっきマスク
- 33 銅めっき
- 34 金めっき
- 20 61 配線基板
- 62 半導体チップ
- 63 接着剤
- 64 配線
- 65 アルミ配線電極パッド
- 66 ボンディングワイア
- 67 フィルムビア孔
- 68 はんだボール
- 69 封止レジン
- 71 金属基板
- 30 72 半導体チップ
- 74 金属端子部
- 75 アルミ配線電極パッド
- 76 ボンディングワイア
- 79 封止レジン

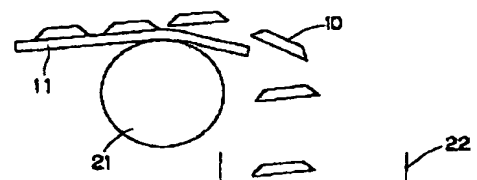
【図1】



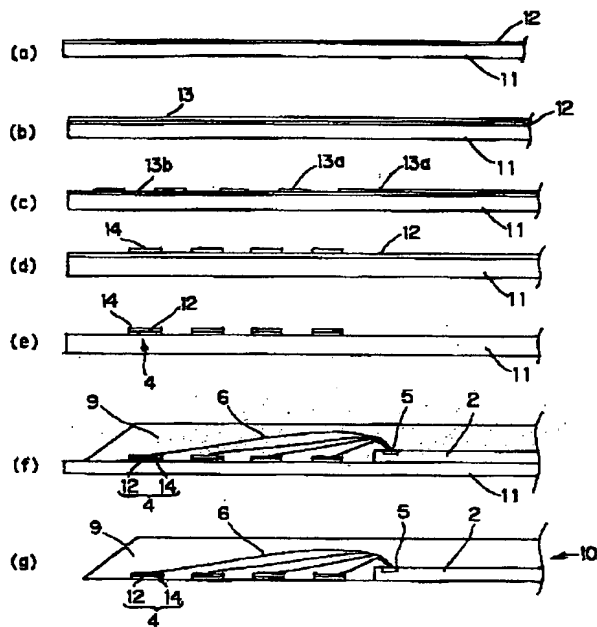
【図2】



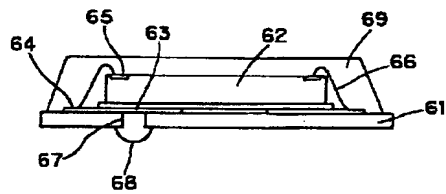
【図4】



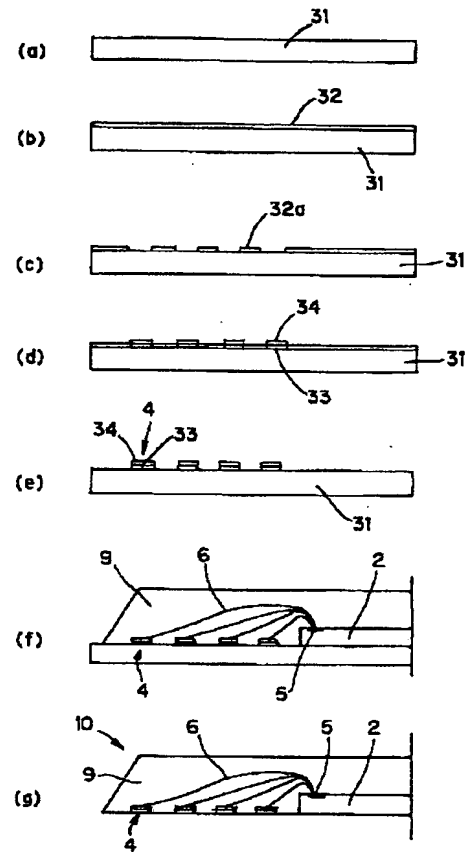
【図 3】



【図 6】



【図 5】



【図 7】

